

2SC2060 エピタキシャルプレーナ形 NPN シリコントランジスタ

Epitaxial Planar NPN Silicon Transistor

中電力増幅用/Medium Power Amp.

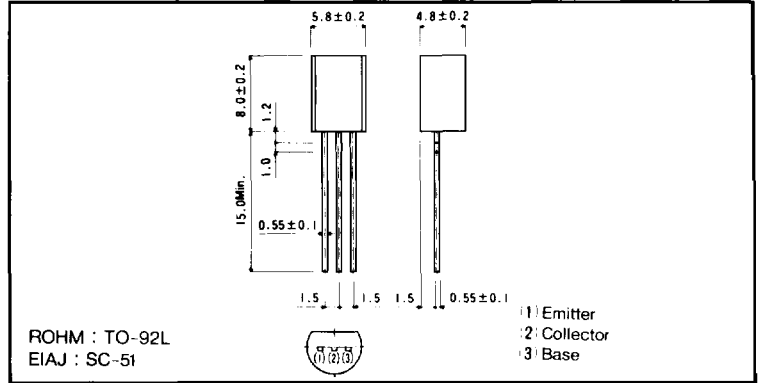
● 特長

- 1) 小型パッケージながら P_C が大きい。
 $P_C=750mW$
- 2) $V_{CE(sat)}$ が低く低電圧動作に適している。
 $V_{CE(sat)}=0.15V$ (Typ.)
($I_C/I_B=500mA/50mA$)
- 3) 2SA934 とコンプリである。

● Features

- 1) Large collector power dissipation in a small package :
 $P_C=750mW$.
- 2) Low saturation voltage enabling low-voltage operations.
 $V_{CE(sat)}=0.15V$ (Typ.)
($I_C/I_B=500mA/50mA$)
- 3) Complementary pair with 2SA934.

● 外形寸法図/Dimensions (Unit : mm)



● 絶対最大定格/Absolute Maximum Ratings ($T_a=25^\circ C$)

Parameter	Symbol	Limits	Unit
コレクタ・ベース間電圧	V_{CBO}	40	V
コレクタ・エミッタ間電圧	V_{CEO}	32	V
エミッタ・ベース間電圧	V_{EBO}	5	V
コレクタ電流	I_C	1	A(DC)
		2	A (Pulse) *
コレクタ損失	P_C	750	mW
接合部温度	T_j	150	$^\circ C$
保存温度範囲	T_{stg}	-55~150	$^\circ C$

* $P_W=20ms$, duty=1/2

● 電気的特性/Electrical Characteristics ($T_a=25^\circ C$)

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions
コレクタ・ベース降伏電圧	BV_{CBO}	40	—	—	V	$I_C=50\mu A$
コレクタ・エミッタ降伏電圧	BV_{CEO}	32	—	—	V	$I_C=1mA$
エミッタ・ベース降伏電圧	BV_{EBO}	5	—	—	V	$I_E=50\mu A$
コレクタシャ断電流	I_{CBO}	—	—	0.5	μA	$V_{CB}=20V$
エミッタシャ断電流	I_{EBO}	—	—	0.5	μA	$V_{EB}=4V$
直流電流増幅率	h_{FE}	82	—	390	—	$V_{CE}/I_C=3V/100mA$
コレクタ・エミッタ飽和電圧	$V_{CE(sat)}$	—	—	0.4	V	$I_C/I_B=500mA/50mA$
利得帯域幅積	f_T	50	150	—	MHz	$V_{CE}=5V, I_E=-50mA, f=100MHz$
コレクタ出力容量	C_{ob}	—	15	30	pF	$V_{CB}=10V, I_E=0A, f=1MHz$

h_{FE} の値により下表のように分類します。

Item	P	Q	R
h_{FE}	82~180	120~270	180~390

● 標準品・準標準品一覧表

(◎: 標準品)

Type	h_{FE}	包装名 記号	バルク 基本発注単位(個)	テーピング T103
2SC2060	PQR		500	2500

● 電気的特性曲線/Electrical Characteristic Curves

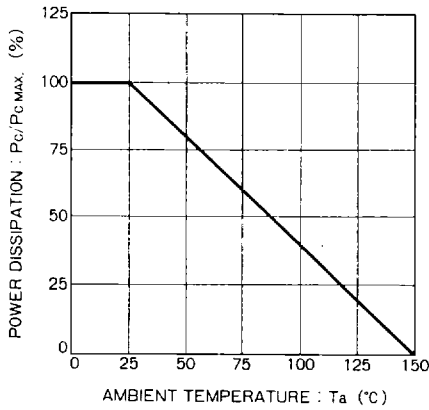


Fig.1 電力軽減曲線

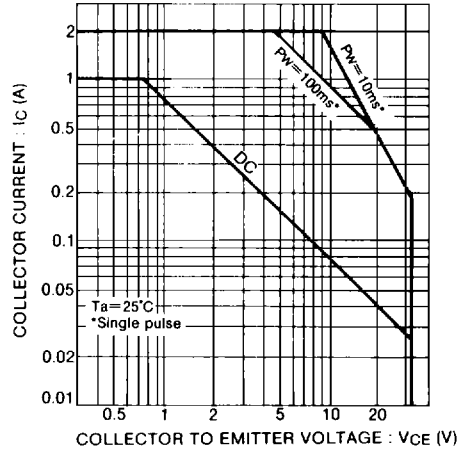


Fig.2 安全動作領域

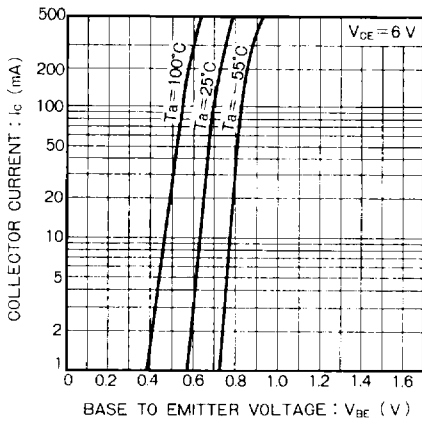


Fig.3 エミッタ接地伝達静特性

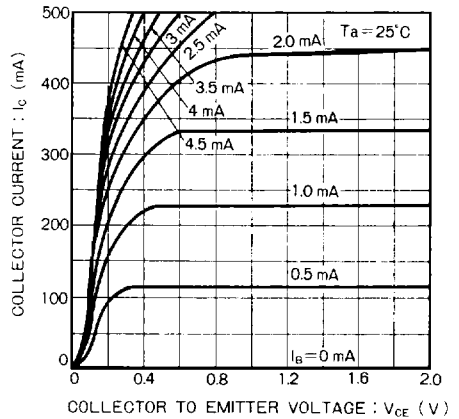


Fig.4 エミッタ接地出力静特性

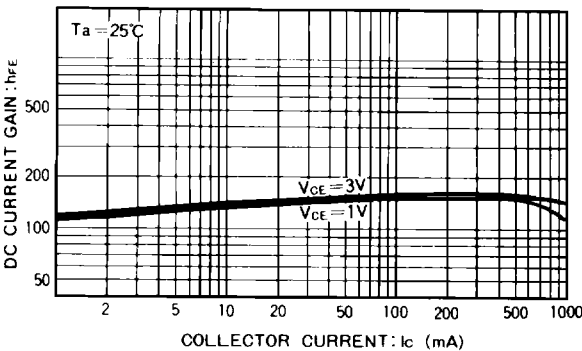


Fig.5 直流電流増幅率-コレクタ電流特性

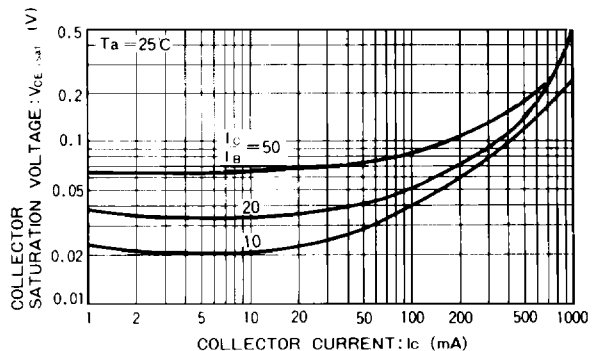


Fig.6 コレクタ-エミッタ飽和電圧-コレクタ電流特性

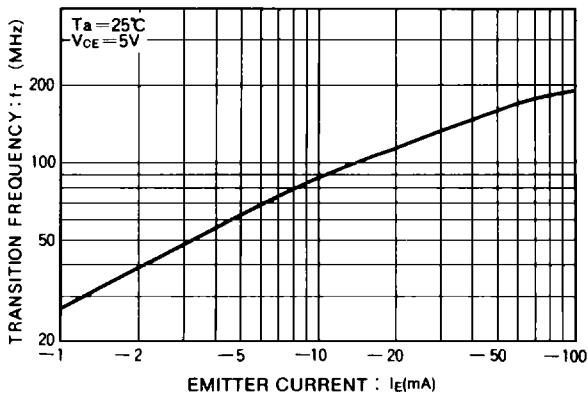


Fig.7 利得帯域幅積—エミッタ電流特性

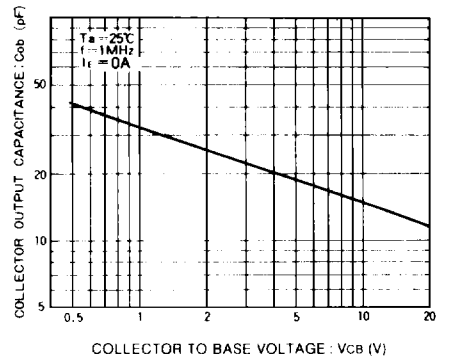


Fig.8 コレクタ出力容量—コレクタ・ベース電圧特性

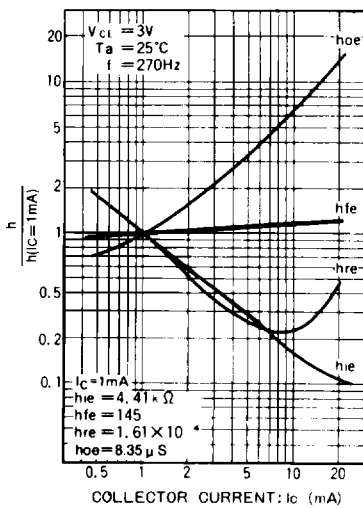


Fig.9 h定数—コレクタ電流特性

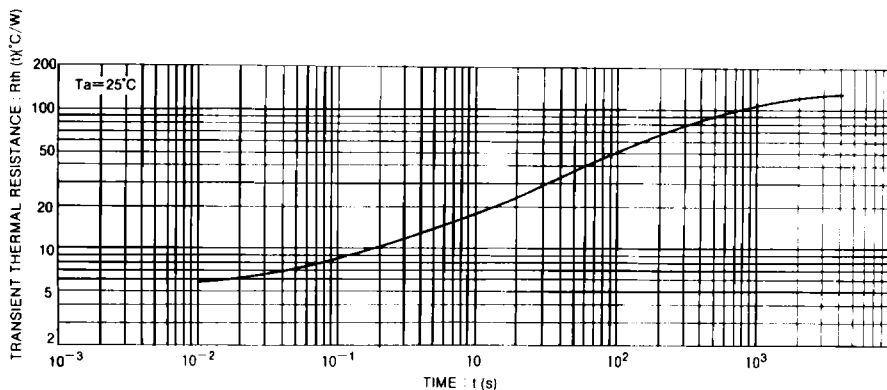


Fig.10 過渡熱抵抗