

# オーディオ用ステレオ16ビット D/Aコンバータ BU9480F

BU9480Fは、2倍オーバー・サンプリング回路を内蔵した、オーディオ用16ビット・ステレオD/Aコンバータです。

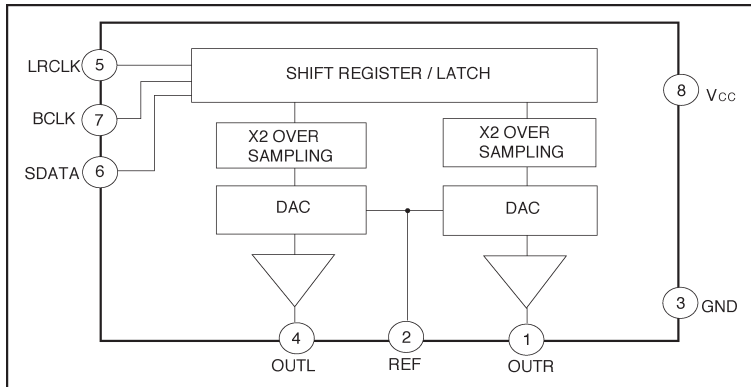
## 用途

オーディオ用ステレオ16ビットD/Aコンバータ

## 特長

- 1) 動作電圧3.0~5.5V。
- 2) CMOSプロセス構造による低消費電流。
- 3) 抵抗ストリング方式採用。
- 4) 2チャンネル同位相出力。
- 5) 2倍オーバー・サンプリング・インターポレーター内蔵。
- 6) 8ピン・プラスチックパッケージ。
- 7) 4fs対応可能。(200kHz動作)

## ブロックダイアグラム



## 各端子説明

Pin No.	端子名	機能	入出力	端子電圧
1	Rout	RCHアナログ信号出力	ローインピーダンス出力	1/2V <sub>cc</sub>
2	REF	DAリファレンス電圧端子、GND間に接続	ハイインピーダンス入力	1/2V <sub>cc</sub>
3	GND	GND端子	—	—
4	Lout	Lchアナログ信号出力	ローインピーダンス出力	1/2V <sub>cc</sub>
5	LRCK	シリアルデータのL/Rを示す信号です LRCKがHighでLch、LOWでRchとなります	ロジック入力	—
6	SDAT	シリアルデータの入力端子 2' コンプリメント、MSBファーストで入力 してください	ロジック入力	—
7	BCLK	シリアルデータのシフトクロック入力です	ロジック入力	—
8	Vcc	Vcc端子	—	—

## 絶対最大定格 (Ta = 25 )

Parameter	Symbol	Limits	Unit
印加電圧	V <sub>DDMax</sub>	7.0	V
許容損失	Pd	450*	mW
動作温度範囲	Topr	-10~+70	°C
保存温度範囲	Tstg	-55~+125	°C
入力電圧	Topt	-0.3~V <sub>DD</sub> +0.3	V

\* IC単体時、Ta=25°C以上で使用する場合は、1°Cにつき4.5mWを減じる。

## 推奨動作条件

Parameter	Symbol	Limits	Unit
電源電圧	V <sub>DD</sub>	3.0~5.5	V
入力L電圧	V <sub>IL</sub>	0.0~0.2×V <sub>DD</sub>	V
入力H電圧	V <sub>IH</sub>	0.8×V <sub>DD</sub> ~V <sub>DD</sub>	V

電气的特性 (特に指定のない限り Ta = 25 , V<sub>DD</sub> = +5.0V)

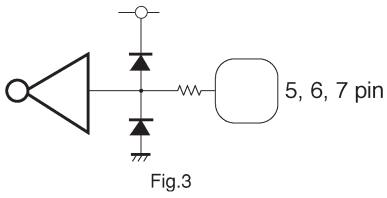
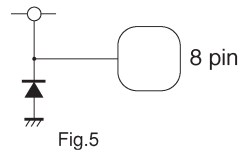
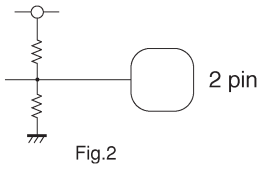
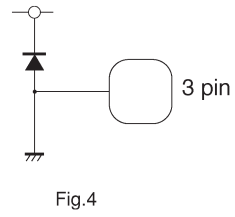
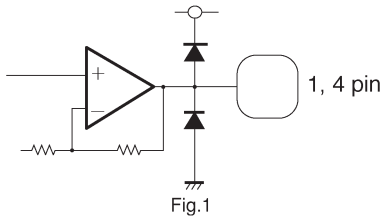
## アナログ部特性

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test Circuit
消費電流	I <sub>DD</sub>	—	3.6	6	mA	f=1kHz, 0dB	Fig.6,7
分解能	RES	—	—	16	BIT		Fig.6,7
雑音歪率1	THD1	—	0.05	0.12	%	f=1kHz, 0dB	Fig.6,7
雑音歪率2	THD2	—	0.07	0.4	%	f=1kHz, -20dB	Fig.6,7
フルスケール出力電圧	V <sub>FS</sub>	1.8	2	2.2	V <sub>P-P</sub>	—	Fig.6,7
クロストーク	C.T	—	-92	-85	dB	非測定chの出力0dB, f=1kHz DIN - AUDIOフィルタ	Fig.6,7
S/N比	S/N	86	93	—	dB	DIN - AUDIOフィルタ	Fig.6,7
出力端子負荷抵抗	RL	10	—	—	kΩ	—	Fig.6,7

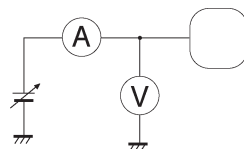
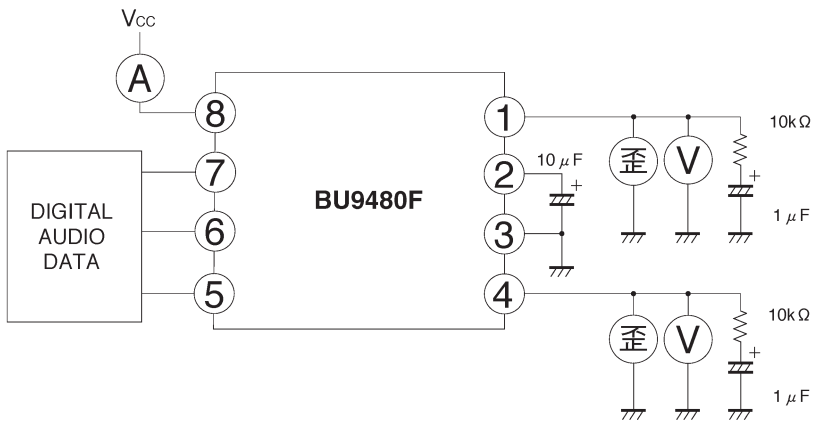
## ロジック入力特性

Parameter	Symbol	Min.	Typ.	Max.	Unit	Conditions	Test Circuit
“H” 入力電圧	V <sub>IH</sub>	0.7×V <sub>DD</sub>	—	V <sub>DD</sub>	V	5,6,7pin	Fig.6,7
“L” 入力電圧	V <sub>IL</sub>	GND	—	0.3×V <sub>DD</sub>	V	5,6,7pin	Fig.6,7
“H” リーク電流	I <sub>IH</sub>	—	—	-10	μA	5,6,7pin=V <sub>DD</sub>	Fig.6,7
“L” リーク電流	I <sub>IL</sub>	—	—	10	μA	5,6,7pin=GND	Fig.6,7
DA変換周波数	f <sub>SL</sub>	—	—	200	kHz	—	Fig.6,7
BCLK周期	T <sub>BCLK</sub>	60	—	—	ns	—	Fig.6,7
SDAT.LRCKセトリング時間	T <sub>ST</sub>	60	—	—	ns	—	Fig.6,7
SDAT.LRCKホールド時間	T <sub>HD</sub>	60	—	—	ns	—	Fig.6,7

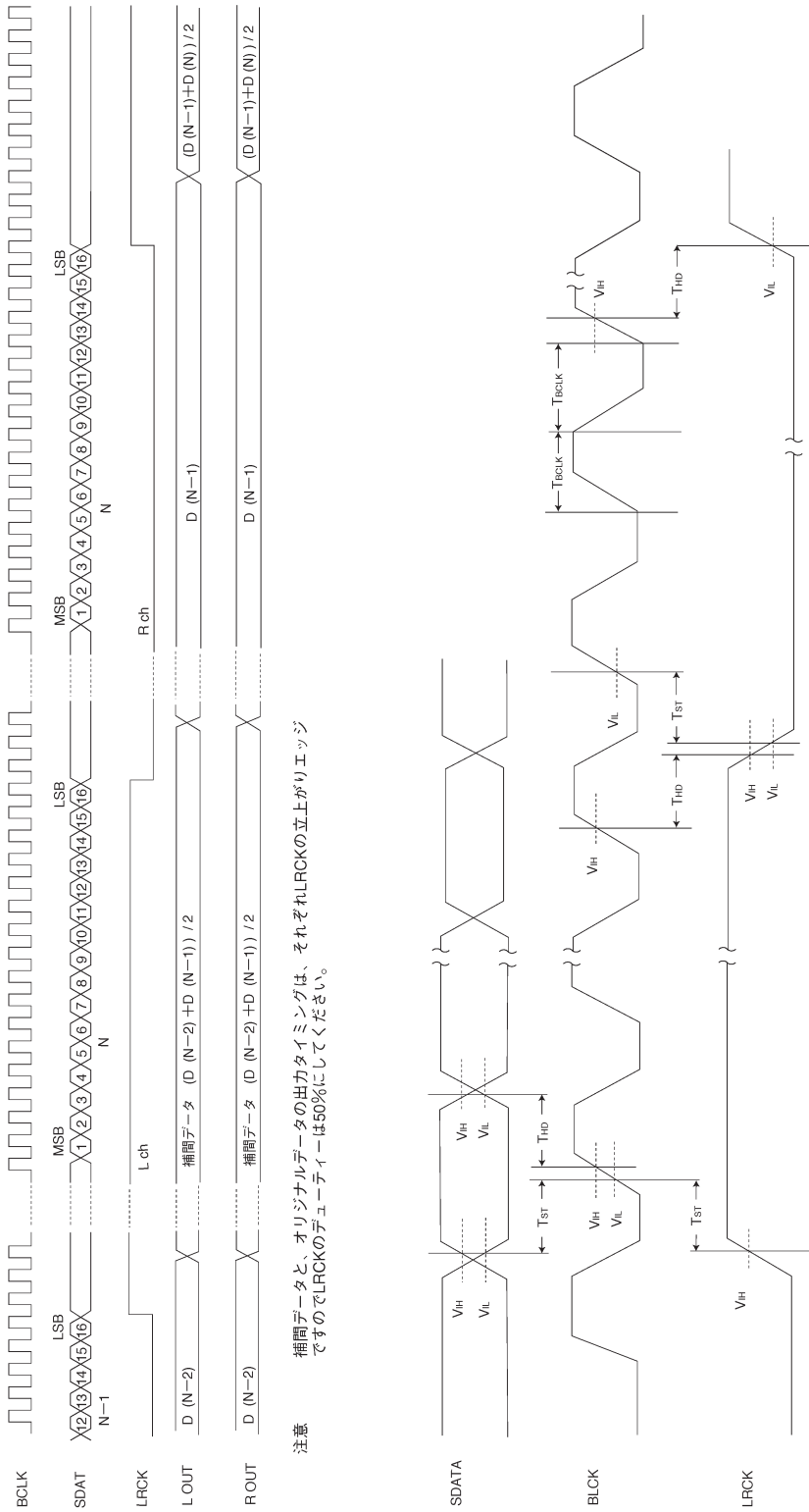
端子等価回路図



測定回路図



入出力信号タイミング・チャート



注意 補間データと、オリジナルデータの出力タイミングは、それぞれLRCKの立ち上がりエッジです。LRCKのデューティは50%にしてください。

Fig.8

## 外形寸法図 (Unit : mm)

